



<http://www.asicon.org>

征稿通知

第16届国际专用集成电路会议

The IEEE 16th International Conference on ASIC

2025年10月21日-24日, 昆明, 中国

大会共主席

Jan Van der Spiegel

Hao Min

Bin Zhao

Yong Lian

Kun Yue

顾问委员会共主席

Chenming Hu

Hiroshi Iwai

Cor Claeys

Qianling Zhang

程序委员会共主席

Fan Ye

Na Yan

Francois Rivet

Haruo Kobayashi

Jyi-Tsong Lin

Yimao Cai

Huaqiang Wu

Yi Zhao

Hao Xu

组织委员会共主席

Huihua Yu

Lixing Yu

宣传主席

Wei Xu

Rui Yin

Jiting Sheng

秘书长

Xiaona Zhu

主办单位 国际电机与电子工程师协会北京分会
(IEEE Beijing Section)

承办单位 复旦大学

云南大学

支持单位 IEEE CASS

IEEE SSCS 上海分会

IEEE EDS 上海分会

IET 上海分会

第十六届IEEE国际专用集成电路会议(ASICON 2025)将于**2025年10月21日-24日**在**云南昆明皇冠假日酒店**举行。这次会议旨在为VLSI电路设计者、ASIC用户、系统集成工程师, IC制造厂商、工艺和器件工程师以及CAD/CAE工具开发者提供一个国际论坛, 介绍他们在各自领域获得的最新进步和研发成果。四天的会议将汇集中外著名专家关于VLSI电路、器件、工艺设计与制造等技术最新发展的主题演讲、论文报告以及资深专家的讲课。大会将评选出优秀学生与青年学术论文, 并安排EDA工具、制造厂商、IC工艺、器件测试仪器以及最新ASIC产品的展示。会议论文集将具有IEEE的统一书号, **录用并作presentation(包括Oral及Poster)的论文都可被IEEE Xplore和EI检索。**

征稿范围及要求

征稿主要包括但不限于以下内容:

I. 集成电路设计技术

- [1] 模拟IC
 - 放大器
 - 数据转换器 (ADC和DAC)
 - 功率管理和能量回收电路
 - 时钟发生电路, PLL和CDR
- [2] 数字IC
 - CPU、MCU、GPU和嵌入式处理器
 - 可编程器件 (PLD, EPLD, HDPLD, FPGA等)
 - 片上网络 (NoC)
 - 低功耗技术
- [3] 无线、有线通信和光通信IC
 - LNA, Mixer, PA, 集成天线与开关
 - RF和毫米波收发机
 - RFID和IoT电路
 - Serdes
 - 激光驱动器和TIA
- [4] 存储器技术
 - DRAM与SRAM
 - 闪烁存储器
 - 铁电存储器
 - 相变存储器, RRAM, MRAM
- [5] 传感器、图像处理与医疗电子
 - 传感器系统
 - 图像理论与计算
 - 医疗电子电路和系统
 - 可穿戴系统
- [6] FPGA和DSP
 - FPGA架构与电路

- DSP架构与电路
- FPGA与DSP应用
- [7] 特殊应用IC
 - 抗辐照IC
 - 超高压IC
- [8] 测试、可靠性、容错性
 - 数字/模拟/混合信号测试
 - 集成电路可测性与可靠性设计
 - 测试矢量压缩, 硅片调试和诊断
 - 波动感知设计
 - 静态和动态故障可复性
- II. 人工智能芯片技术**
- [9] GPU
 - 机器学习
 - 视频和图形处理
 - GPU虚拟化
 - 科学计算与仿真
- [10] 用于AI的FPGA
 - 边缘AI
 - 嵌入式AI
 - AI流程优化
- [11] 特殊AI芯片
 - 类脑芯片
 - 神经网络芯片
 - 张量处理单元
- III. CAD技术**
- [12] 电路仿真、综合、验证和物理设计
 - 模拟电路建模和仿真
 - 逻辑综合、仿真和形式验证
 - 物理设计方法 (划分、布局、布线和具体物理设计)
- [13] 支持系统设计、可制造性设计和可测性设计的CAD技术
 - 嵌入式系统设计的CAD技术
 - 混合领域、可靠性和可替换系统
 - 可制造性设计和可测性设计技术
- IV. 新工艺, 新技术, 新器件及其应用**
- [14] MEMS技术
 - 压电、MEMS及其应用
 - 热电/红外/光学应用
 - 传感、化学和生物芯片
- [15] 纳米电子学和千兆集成系统
 - 纳米器件和纳米机电系统 (NEMS)
- [16] 新器件: 异质结器件、FinFET、CNT、MTJ器件、3-D集成、光电子器件、功率器件、化合物半导体器件等
- [17] 先进互连技术、High K/金属栅技术及其它VLSI新工艺和技术
- [18] 工艺建模与仿真
- V. 其它VLSI设计与器件相关议题**
- [19] 其它与VLSI设计相关的课题
- [20] 其它与VLSI器件相关的课题

应征稿件注意事项

应征论文须以英文提交, 页数**不超过 4 页** (包括图表、参考文献等), 双栏, 10pt 字体。具体说明请参考网站上的“论文模板”, 请按照最终出版要求投递。所有应征论文必须通过网站投递。申请参加优秀学生与青年学者论文评选请注明。论文准备和提交的详细说明可参见会议网站。欢迎对 **Tutorial** 和 **Panel Discussion** 的题目提出建议。

联系人: **虞惠华 (会务)** **叶凡 (论文)**
Email: **asicon_org@fudan.edu.cn** **fanye@fudan.edu.cn**
会议网站: **<http://www.asicon.org>**

文章投递截稿日期 2025年6月30日
论文录用通知日期 2025年8月15日